

Helsinki 14.7.2004

ETUOIKEUSTODISTUS  
PRIORITY DOCUMENT



Hakija  
Applicant

Nokia Corporation  
Helsinki

Patenttihakemus nro  
Patent application no

20035096

Tekemispäivä  
Filing date

13.06.2003

Kansainvälinen luokka  
International class

G06F

Keksinnön nimitys  
Title of invention

"Menetelmä ja järjestely parannellun näyttölaiterajapinnan sovittamiseksi  
näyttölaitteen ja prosessorin välille"

Täten todistetaan, että oheiset asiakirjat ovat tarkkoja jäljennöksiä  
Patentti- ja rekisterihallitukselle alkuaan annetuista selityksestä,  
patenttivaatimuksista, tiivistelmästä ja piirustuksista.

This is to certify that the annexed documents are true copies of the  
description, claims, abstract and drawings originally filed with the  
Finnish Patent Office.

Marketta Tehikoski  
Apulaistarkastaja

Maksu 50 €  
Fee 50 EUR

Maksu perustuu kauppa- ja teollisuusministeriön antamaan asetukseen 1027/2001  
Patentti- ja rekisterihallituksen maksullisista suoritteista muutoksineen.

The fee is based on the Decree with amendments of the Ministry of Trade and Industry  
No. 1027/2001 concerning the chargeable services of the National Board of Patents and  
Registration of Finland.

Osoite: Arkadiankatu 6 A  
P.O.Box 1160  
FIN-00101 Helsinki, FINLAND

Puhelin: 09 6939 500  
Telephone: + 358 9 6939 500

Telefax: 09 6939 5328  
Telefax: + 358 9 6939 5328

PRIORITY  
DOCUMENT

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

REC'D 26 JUL 2004

WIPO

PCT

**Menetelmä ja järjestely parannellun näyttölaiterajapinnan sovittamiseksi näyttölaitteen ja prosessorin välille – Metod och anordning för ankoppling förbättrad gränsskikt i mellan av dataskärm och processor**

- 5    Keksintö koskee näyttölaitteen parannellun, älykkään näyttölaiterajapinnan ja prosessorin, joka ohjaa näyttölaitetta näyttölaiterajapinnan kautta, yhteensovittamista.

Näyttölaitteen toimintoja ohjataan prosessorin käskyjen mukaisesti jonkin rajapinnan kautta. Tyypillinen tunnetun tekniikan mukainen ratkaisu on esitetty kuviossa 1, jossa on näyttölaite 103, prosessori 101 ja niiden välinen liityntärajapinta 102. Näyttölaitteena käytetään hyvin yleisesti esitettyä nestekidenäyttöä 103 (LCD, liquid crystal display). Prosessori 101 ohjaa ja kontrolloi kaikkia laitteen komponentteja, myös tässä tarkasteltavan näyttölaitteen toimintoja. Näytön 103 toimintojen ohjaamista varten tarvitaan liityntärajapinta 102, piiri, joka ohjaa prosessorin käskyt sopivalla tavalla näytölle 103. Liityntärajapinnan 102 (LCDIF, liquid crystal display interface) avulla alustetaan ulkoisen näyttölaitteen 103 ajuri, konvertoidaan prosessorilta 101 tulevat komennot näyttölaitteen 103 edellyttämään muotoon, luodaan näyttölaitteelle 103 tarvittavat protokollat ja huolehditaan näytön jatkuvasta päivityksestä. Tyypillisesti tunnetuilla näyttöliityntärajapinnoilla, kuten edellä esitetyllä nestekidenäytön liityntärajapinnalla, on rajallinen määrä ominaisuuksia, jotka voidaan toteuttaa liityntärajapinnan määrittämien protokollien avulla. Yleensä edellytetään, että keskusyksiköllä on erillinen näytönohjain.

Laitteiden laatu paranee ja samalla ominaisuudet lisääntyvät jatkuvasti. Tämän seurauksena myös näyttölaitteelta, joka on oleellisin ja tärkein rajapinta käyttäjälle, vaaditaan enemmän. Eräs esimerkki edistyneemmästä liityntärajapinnasta 202, 204 on esitetty kuviossa 2. Myös kuvion paranneltu liityntärajapinta 202, 204 toimii sähköisten signaalien väylänä prosessorilta 201 näyttölaitteelle 203, joka on tyypillisesti tässä esitetty nestekidenäyttö (LCD, liquid crystal display). Liityntärajapinta 202 sisältää protokollat, joiden mukaisesti näyttölaitetta 203 ohjataan siihen liitetyn liityntärajapinnan 204 avulla. Edullisesti älykkäiden liityntärajapintojen avulla voidaan määrittää tietty virkistystaajuus, jolla näyttö tai vain sen osa-alue päivitetään, jolloin näyttöä ei tarvitse jatkuvasti skannata, kuten aiemmin. Jatkuva päivitys on turhaa ja kuluttaa resursseja, joita voitaisiin hyödyntää esimerkiksi datansiirrossa tai prosessoinnissa. Kun jatkuvaa päivitystä ei tarvitse tehdä, saadaan virrankulutus oleellisesti pienemmäksi kuin perinteistä liityntärajapintaa käyttämällä.

Älykkäitä, edistyksellisiä liityntärajapintoja käytetään prosessorin ja näyttölaitteen välisen kommunikaation toteuttamiseen. Yleisesti näissä toteutuksissa prosessorin ja näyttölaitteen välisenä väylänä on aina erityinen, tiettyyn sovellukseen suunniteltu piiri, joka toimii fyysisenä liityntäpintana. Tyypillisesti piirin sisään on rakennettu kiinteästi fyysinen asiakaskohtainen liityntäpinta. Tällainen erityisrakenteinen piiri on aina huomattavasti kalliimpi kuin yleisesti saatavilla olevat kaupalliset prosessorit. Lisäksi kun edellytetään asiakaskohtaista, sisäänrakennettua, kiinteää, fyysistä liityntäpintaa, näytön älykkään liityntärajapinnan käyttö rajoittuu vain näihin tiettyihin, spesifisiin prosessoreihin, joihin fyysinen liityntärajapinta jo valmistusvaiheessa on integroitu.

Keksinnön tavoitteena on näyttölaitteen ja sitä ohjaavan prosessorien yhteensovittaminen siten, että niiden välinen kommunikointi toteutetaan älykkään liityntärajapinnan kautta yksinkertaisella tavalla.

Tavoite saavutetaan siten, että näyttölaitteen ja prosessorin välinen väylä muodostetaan muistiväylän kautta sovittamalla älykäs liityntärajapinta muistiväylään.

Keksinnölle on tunnusomaista se, mitä on sanottu itsenäisten patenttivaatimusten tunnusmerkkiosissa. Keksinnön edullisia suoritusmuotoja on kuvattu epäitsenäisissä patenttivaatimuksissa.

Keksinnön erään edullisen suoritusmuodon mukaan älykäs liityntärajapinta on liitetty osaksi näyttölaitetta. Älykkäällä liityntärajapinnalla varustettu näyttölaite yhdistetään keksinnön edullisen suoritusmuodon mukaisesti yleiskäyttöisen, olemassaolevan muistiväylän kautta näyttölaitetta ohjaavaan prosessoriin. Muistiväylä toimii paitsi normaalina muistiväylänä muistiyksikön ja prosessorin välillä, myös väylänä prosessorin ja näytön älykkään liityntärajapinnan välillä. Keksinnön edullisen suoritusmuodon mukainen, älykkäällä liityntärajapinnalla varustettu näyttölaite voidaan yhdistää yleiskäyttöisen muistiväylän kautta mihin hyvänsä saatavilla olevaan prosessoriin yksinkertaisesti ja luotettavasti.

Keksinnön edullisen suoritusmuodon mukaan muistiväylän ja älykkään liityntärajapinnan välille tuotetaan sovitinpiiri, joka yhteensovittaa muistiväylän ja liityntärajapinnan väliset signaalit siten, että ne toimivat erityisesti ajoituksellisesti väylien ja väylien päissä olevien lohkojen edellyttämällä tavalla. Edullisesti kaksi lohkoa, jotka tässä tapauksessa ovat näyttölaite ja prosessori, voidaan liittää yhteen niin sanotun liimalogiikan avulla, jolla sovitetaan lohkot toiminnalliseksi kokonaisuudeksi. Keksinnön mukainen sovitinpiiri voidaan toteuttaa usealla tavalla. Tyypillisesti so-

vitinpiiri on yksinkertainen piiri, joka ajoittaa signaalit ja välittää ne sitten oikeassa järjestyksessä, oikeaan aikaan vastaanottavaan lohkoon. Edullisesti sovitinpiiriltä lähtevät signaalit häiriösuojataan sähköisten häiriöiden ehkäisemiseksi, ennen kuin signaalit kohtaavat näyttölaitteen liityntärajapinnan.

- 5 Sovelluksissa, joissa vaaditaan korkeita taajuusalueita, kuten telekommunikaatiosovelluksissa tai nopeutta edellyttävissä verkkosovelluksissa, keksinnön mukaiset fyysisen kerroksen liitynnät muodostavat usein heikon lenkin. Näiden liityntöjen on toimittava moitteettomasti muun muassa 900 MHz:n GSM-pulssien (GSM, Global System for Mobile communication) läheisyydessä. Keksinnön mukaisessa älyk-
- 10 käässä näytön liityntärajapinnassa on edullisesti komentosarjat ja protokollat valmiina ja se on sovellettavissa moneen kohteeseen keksinnön edullisen suoritusmuodon mukaisen, yksinkertaisen sovitinpiirin avulla. Näin älykkään rajapinnan monipuolisuus, alhainen virrankulutus ja muut ominaisuudet saadaan hyödynnettyä usean erilaisen, näyttöä ohjaavan prosessorin kanssa yhteensovitettuna. Lisäksi yleis-
- 15 käyttöisinä, erityyppisiin prosessoreihin sovellettavina piirirakenteesta ja väylästä saadaan huomattavasti edullisempia kuin erityisenä, sovelluskohtaisesti toteutettuna piirinä.

Keksintöä tarkastellaan seuraavassa yksityiskohtaisemmin oheisten kuvioden avulla, joissa

- 20 kuvio 1 esittää erään tunnetun tekniikan mukaista ratkaisua,
- kuvio 2 esittää erästä toista tunnetun tekniikan mukaista ratkaisua,
- kuvio 3 esittää keksinnön erään edullisen suoritusmuodon mukaista ratkaisua,
- kuvio 4 esittää keksinnön erään edullisen suoritusmuodon mukaista ratkaisua,
- kuvio 5 esittää keksinnön erään edullisen suoritusmuodon mukaista ratkaisua, ja
- 25 kuvio 6 esittää keksinnön erään edullisen suoritusmuodon mukaista ratkaisua.

- Kuvioita 1 ja 2 on selostettu tarkemmin edellä tunnettua tekniikkaa kuvaavassa osiossa. Seuraavassa tarkastellaan keksinnön edullisia suoritusmuotoja yksityiskohtaisemmin kuvioden 3 - 6 avulla. Kuvioissa esitetyt suoritusmuodot ovat esimerkinomaisia, eivätkä ne rajoita keksinnön suojapiiriä esitettyihin yksityiskohtaisiin
- 30 ratkaisuihin.

Kuviossa 3 on esitetty lohkokaaviona keksinnön edullisen suoritusmuodon mukaisen toimivan yhdysväylän muodostaminen prosessorin 301 ja näyttölaitteen 303 välille. Keksinnön mukaisesti näyttölaitteeseen 303 on integroitu älykäs liityntärajapinta 302, joka liitetään näyttölaitetta kontrolloivaan prosessoriin siten, että toteutetaan prosessorin 301 ja näyttölaitteen liityntärajapinnan 302 välinen signalointi prosessoriin 301 kytketyn muistiväylän 304 kautta. Muistiväylän 304 ja näyttölaitteen liityntärajapinnan 302 väliset signaalit sovitetaan yhteensopiviksi keksinnön edullisen suoritusmuodon mukaisen sovitinpiirin avulla.

Laitteistossa on näyttölaite 303, näyttölaitteen älykäs liityntärajapinta 302 ja näyttölaitetta kontrolloiva prosessori 301. Prosessorilta 301 lähtee muistiväylä 304 muistiyksikköön 303, joka sisältää edullisesti esimerkiksi haihtumatonta flash-muistia. Keksinnön edullisen suoritusmuodon mukaan prosessoriin 301 kytketty muistiväylä 304 toimii myös väylänä prosessorin 301 ja näyttölaitteen liityntärajapinnan 302 välisen signaloinnin toteuttamiseksi. Keksinnön mukaisesti laitteistossa on lisäksi sovitinpiiri (ei esitetty kuviossa 3) muistiväylän 304 ja näyttölaitteen liityntärajapinnan 302 välisten signaalien yhteensovittamiseksi. Prosessori 301 ja näyttölaite 303 ovat ne toiminnalliset lohkot, jotka on yhdistetty keksinnön edullisen suoritusmuodon mukaan muistiväylän 304 kautta yksinkertaisen sovitinpiirin avulla.

Edullisen suoritusmuodon mukainen liityntärajapinta 302 voi olla esimerkiksi Nokia Oyj:n (Keilalahdentie, Helsinki, Finland) kehittämä älykäs MeSSI (Medium Speed Screen Interface) liityntärajapinta, jonka avulla näytön toimintoja tehostetaan ja monipuolistetaan. MeSSI toimii sähköisten signaalien väylänä prosessorilta näyttölaitteelle, joka on tyypillisesti nestekidenäyttö. Lisäksi MeSSI sisältää protokollat, joiden mukaisesti näyttölaitetta ohjataan. MeSSI:n avulla voidaan lisäksi määrittää tietty virkistystaajuus, jolla näyttö tai vain sen osa-alue päivitetään, jolloin näyttöä ei tarvitse jatkuvasti skannata, kuten käytettäessä tunnetun tekniikan mukaisia, yksinkertaisempia näytön liityntärajapintoja. Prosessorin resurssit riittävät entistä tehokkaammin muihin toimintoihin, kun jatkuvaa näytön päivitystä ei edellytetä. Eräs tärkeimmistä MeSSI:llä saavutettavista eduista on se, että virrankulutus saadaan oleellisesti pienemmäksi kuin perinteistä liityntärajapintaa käyttämällä, koska MeSSI:n kautta voidaan määrittää niin sanottu lepotila, jolloin näyttö on passiivisessa tilassa ja kuluttaa virtaa mahdollisimman vähän. Kun näyttö ei ole aktiivinen, se asetetaan passiiviseen lepotilaan, jonka aikana päivitystä ei tarvita ja väylä on vapaa muuhun käyttöön. Näytön virrankulutusta voidaan näin vähentää milliampeereista mikroampeereihin. Tällöin myöskään väylällä prosessorilta näyttölaitteelle ei ole jatkuvaa liikennettä.

Prossessorin ja näyttölaitteen välisen kommunikaation toteuttamiseen voidaan käyttää esimerkiksi mainittuja älykkäitä MeSSI-liityntärajapintoja tai muita, ominaisuuksiltaan vastaavanlaisia paranneltuja, älykkäitä liityntärajapintoja. Keksinnön edullisen suoritusmuodon mukaan prosessori ja näyttölaite liitetään fyysisesti toisiinsa olemassa olevan muistiväylän kautta, eikä erityistä, asiakaskohtaista liityntäpintaa tarvita. Näin älykkäät rajapinnat ovat yhdistettävissä yksinkertaisen sovitinpiirin avulla useisiin erilaisiin kaupallisiin prosessoreihin.

Keksinnön edullisen suoritusmuodon mukaan prosessorilta 301 tulevat signaalit voidaan ohjata näytön liityntärajapinnalle 302 siten, että väylänä käytetään olemassa olevaa muistiväylää 304. Tällöin mitään erityisiä, erillisiä, spesifisiä väyliä ei tarvitse muodostaa. Näyttölaitteeseen 303 on tässä suoritusmuodossa integroitu älykäs liityntärajapinta 302, esimerkiksi MeSSI. Prosessori 301 on muistiväylän 304 kautta yhteydessä muistiyksikköön 303, joka on edullisesti esimerkiksi haihtumaton flash-muistia. Keksinnön edullisen suoritusmuodon mukaan myös data- ja kontrollisignaalit kulkevat tätä kaksisuuntaista muistiväylää pitkin prosessorin 301 ja näyttölaitteen 303 välillä. Älykkään liityntärajapinnan 302 väylällä ei ole jatkuvaa liikennettä, vaan liikennöinti tapahtuu tarpeen mukaan. Yksi muistiväylä 304 toimii sekä normaalina muistiväylänä, että väylänä prosessorilta 301 näytön liityntärajapintaan 302 samanaikaisesti. Keksinnön edullisen suoritusmuodon mukaan prosessorin ja näytön välisenä väylänä voidaan käyttää mitä hyvänsä yleistä muistiväylää. Väylä on fyysinen kerros signaalien välittämiseksi näyttölohkon ja prosessorin välillä. Kaikki näytön toiminnot hoidetaan keksinnön edullisen suoritusmuodon mukaisesti muistiväylän kautta. Prosessorilta näytölle väylää pitkin kulkevat näytön sisällön ja toiminnan ohjaamiseen käytetyt komennot. Näytöltä prosessorille kulkee tietoa näytön tilasta. Prosessorin ja näytön välillä lähetetään dataa vain tarvittaessa eli silloin, kun toiminnoissa tai näytöllä tapahtuu muutoksia. Prosessorilla ei edullisen suoritusmuodon mukaan tarvita erillistä näytönohjainta. Liityntärajapinnan 302 logiikka vaihtelee prosessorikohtaisesti 301. Prosessorin ja näytön välinen liikenne väylällä 304 sovitetaan siten, että data- ja kontrollisignaalit saapuvat vastaanottavaan lohkoon sen edellyttämässä vaiheessa ja järjestyksessä.

Keksinnön edullisen suoritusmuodon mukaan muistiväylän dataväylä on kytketty älykkään näytönohjainpiiriin dataväylään. Näytönohjainpiiriin luku- ja kirjoitussignaalit on kytketty muistiväylän luku- ja kirjoituslinjoihin. Vastaavasti näytönohjaimen muut ohjaussignaalit kytketään vastaaviin muistiväylälinjoihin. Muistiväylään on keksinnön edullisen suoritusmuodon mukaan kytketty prosessori, muistiyksikkö ja näytönohjainpiiri. Jos esimerkiksi prosessori haluaa kirjoittaa näytölle, prosessori

aloittaa kirjoitusjakson asettamalla aluksi osoite- ja kontrollisignaalit väylälle. Yksilöllisen osoitteen avulla vastaanottava lohko tunnistaa, että väylällä olevat signaalit on tarkoitettu sille vastaanotettavaksi. Osoitteista muodostetaan piirinvalintasignaalit (CS, chip select), joiden mukaisesti käytettävä piiri valitaan yksilöllisesti. Edullisen suoritusmuodon mukaan piirinvalintalogiikka on integroitu prosessoriin. Toisen edullisen suoritusmuodon mukaan piirinvalintalogiikka voidaan toteuttaa erillisten komponenttien avulla. Kun prosessori sitten lähettää dataa näytölle, perusoletus on, että välitetty, näyttöön kirjoitettava data menee perille ja vastaanotetaan. Edullisesti prosessori voi varmistaa näytön tilarekisteristä, että ainakin tietyt komennot välitettiin onnistuneesti.

Kuviossa 4 on esitetty tarkemmin muistiväylän 401 sovittaminen liityntärajapintaan 404 keksinnön edullisen suoritusmuodon mukaisen sovitinpiirin 402 avulla. Muistiväylällä 401 välitetään datasignaaleja ja kontrollisignaaleja. Muistiväylän 401 signaalit ja yleensäkin liityntärajapinnalle 404 välitettävät komennot vaihtelevat prosessorikohtaisesti. Perusoletus on, että prosessori tietää, mitä signaaleja tai komentoja, ja minkä protokollan mukaan näytön liityntärajapintaan voi välittää. Protokollan käskykannalla voidaan esimerkiksi tulostaa näyttöön tekstiä ja grafiikkaa, kysyä ja päivittää näytön tietoja sekä säätää näytön kontrastia ja taustavaloa. Keksinnön edullisen suoritusmuodon mukaisen sovitinpiirin 402 yksityiskohdat ja logiikka suunnitellaan ja toteutetaan prosessorikohtaisesti. Kuvion 4 suoritusmuodossa sovitinpiiri 402 on toteutettu muutaman portin avulla siten, että yhdistetään ja/tai hidastetaan joitain signaaleja. Edullisesti sovitinpiiri 402 synkronoi muistiväylältä tulevat, näytön liityntärajapintaan 404 ohjatut signaalit siten, että ne ovat liityntärajapinnan 404 ja edelleen näyttölaitteen edellyttämässä järjestyksessä, ja vastaavasti liityntärajapinnalta 404 prosessorille lähtevät signaalit synkronoidaan muistiväylälle ja prosessorille soveltuviksi.

Kuviossa 4 muistiväylällä 401 on esimerkinomaisesti esitetty muutama muistiväylältä näytön liityntärajapintaan ohjattava signaali. FLASH.OE on näytöltä lukusignaali ja FLASH.WR näyttöön kirjoitusta kuvaava signaali. Näihin yhdistetään sovitinlogiikassa FLASH.CS, jolla tietty näyttösiru asetetaan aktiiviseksi luku- tai kirjoitusoperaation ajaksi. FLASH.A(2)-signaali määrittää, onko kyseessä oleva signaalointi näytölle menevää dataa vai kontrollisignaalointia. FLASH.D(7:0) on kaksisuuntainen, tyypillisesti 8 datalinjaa sisältävä näytön dataväylä. ARMIO2-signaali voi vastaanottaa tiedon, jonka perusteella näytön kirjoitus synkronoidaan, eikä tuoteta kahta päällekkäistä kuvaa (ns. tiering effect).

Kun signaalit on ajoitettu sovitinpiirillä 402 ja niiden järjestys on siten saatu näytön liityntärajapinnan 404 edellyttämäksi, signaalit yleensä vielä häiriösuojataan mahdollisten sähköisten häiriöiden ehkäisemiseksi. Kuviossa 4 häiriösuojaus on toteutettu jollain sinänsä tunnetulla tavalla lohossa 403. Sitten sovitetut, häiriösuojatut signaalit ohjataan liityntärajapinnalle 404. Liityntärajapinnan 404 signaaleista on tässä esitetty esimerkinomaisesti lukusignaali RD, joka kuvaa näytöltä lukua, kirjoitussignaali WR, jolla osoitetaan näyttöön kirjoitus, datasignaaleja D(7:0), joka on muistiväylän datasignaaleja vastaava 8-linjainen dataväylä, ja alustussignaali RESET, jonka kautta huolehditaan laitteiston alkuasetuksesta. Kuviossa 4 on esitetty lisäksi osoitesignaali D\_C, joka osoittaa, onko signaali data- vai kontrollisignaali, CS, jolla määritetään, onko näyttösiru aktiivinen vai ei, ja TE, joka liittyy näytön kirjoituksen synkronointiin.

Datasignaalit D(7:0) kulkevat kaksisuuntaisella väylällä. Datasignaaleja voidaan siis välittää näyttöön kirjoitettavaksi tai näytöltä luetut datasignaalit voidaan välittää prosessorille päin. Yksisuuntaisista signaaliväylistä muistiväylältä 401 näytön liityntärajapintaan 404 päin kulkevia ovat kirjoitussignaali (WR), näyttösirun aktiivisuutta osoittava signaali (CS), osoitesignaali (D\_C), lukusignaali (RD) ja laitteistoasetussignaali (RESET). Vain yksisuuntainen ulostulo liityntärajapinnasta on TE-signaaliväylällä, jolla välitetään lukuosoittimen paikkatieto isäntälohkolle. TE-signaali tulee digitaalista I/O (input/output)-väylää pitkin prosessorille tai DMA (direct memory access) kontrollerille.

Edullisen suoritusmuodon mukaan näytöstä päivitetään vain tarvittava osa. Esimerkiksi kun halutaan kirjoittaa teksti näytön tiettyyn kohtaan, välitetään näytölle tekstin paikka tieto ja tekstin sisältö. Näiden perusteella tekstin sisältöosa tulostuu haluttuun kohtaan näyttöä muun näkymän säilyessä ennallaan. Tyypillinen prosessorin välittämien komentojen kehysrakenne sisältää kohdelaitteen osoitteen, luku-/kirjoitusbitin, jonka arvo määrittää tiedonsiirron suunnan, käskyn tunnusteen ja varsinaista dataa. Lisäksi kehysrakenne voi vielä sisältää jonkin tarkastussumman, jonka avulla vastaanottava lohko voi tarkistaa lähetyksen oikeellisuuden ja onnistumisen.

Kuviossa 5 on esitetty esimerkinomaisesti eräs sovitinpiiri yleiskäyttöiseltä prosessorilta lähtevän ulkoisen muistiväylän 510 signaalien sovittamiseksi näyttölaitteen MeSSI-liityntärajapintaan 540. Näytöltä lukusignaali FLASH.OE 511 ja aktiivisen sirun valintasignaali FLASH.CS 512 syötetään OR-porttiin 51. OR-portti 51 varmistaa sen, että näytön RD-signaali aktivoituu vain, jos FLASH.OE 511 ja FLASH.CS 512 menevät nolllaksi ("0"). Vastus 52 ja kondensaattori 53 muodostavat viivepiirin, joka sovittaa RD-ajoituksen näytölle sopivaksi. Viivapiirin lähtö on

puskuroitu portilla 54. Puskurin 54 lähtö on kytketty myös toisen viivepiirin kautta NAND-piirin 57 tuloon. Tämä toinen viivepiiri koostuu tässä edullisessa suoritusmuodossa vastuksesta 55 ja kondensaattorista 56. Tällä kytkennällä muokataan D\_C-linjan 542 ajoitukset näytölle sopivaksi lukujaksolla.

- 5 Näytön WR-signaali 543 muodostetaan OR-piirillä 58, jonka sisääntuloihin kytketään FLASH.CS 512 ja FLASH.WR 514 signaalit. WR-signaali 543 aktivoituu vain, jos FLASH.WR 514 ja FLASH.CS 512 menevät nollassi ("0"). FLASH.A(2) 513 ilmaisee, onko kyseessä komento- vai datakirjoitusjakso. Varsinainen data kulkee muistiväylän dataväylän FLASH.D(7:0) 515 ja MeSSI:n dataväylän D(7:0) 544 välillä 8-linjaista dataväylää pitkin. Sovitinpiirin ja näytön välillä signaalit kulkevat häiriösuojalohkon 503 kautta.

- Alkutilaan palautussignaali RESET 545 ohjataan MeSSI:lle 540 signaalin suunnan ohjaavan puskurin 59 kautta. Niin kutsuttu PURX-signaali on laitteiston alkutilaan palautussignaali LCD-näyttöyksikölle. Purx-signaali tulee UEM:ltä (Universal Energy Management) ja se toimii alkutilaan palauttavana RESET-signaalina myös UPP:lle (Universal Phone Processor). UEM ja UPP ovat molemmat sovelluskohtaisia piirejä (ASIC, application-specific integrated circuit).

- TE-signaali 547 liittyy niin sanottuun vetämisilmiöön (engl. tearing effect), joka havaitaan visuaalisena näytöllä, kun näyttöpaneeli saa kuvadataa kahta eri kautta ja muodostaa kuvaa samanaikaisesti kummankin kuvadatan mukaisesti. Ilmiö aiheutuu, kun sekä muistiyksiköllä että näyttölaitteella on pääsy samaan näyttömuistiyksikköön, eivätkä muistiyksikön kirjoitusosoitin ja näyttölaitteen lukuosoitin ole sopivasti synkronissa keskenään. Tällöin voi käydä niin, että näyttö päivitetään eri kehyksissä vastaanotetun kuvadatan perusteella. Ilmiö vältetään, kun näyttö lähettää lukuosoittimen paikkatiedon isäntäyksikölle, tässä suoritusmuodossa TE-signaali 545 välitetään I/O-väylään (input/output) portin 61 kautta. Näytön 1.8 voltin logiikkatasot sovitetaan 2.8 voltin tasonsovitinella prosessorin ARMIO2-signaalin 516 vaatimiin 2.8 voltin tasoihin. Suoritusmuodossa, jossa prosessori ja näyttö käyttävät samoja logiikkatasoja, sovitusta ei tarvita. Muistiväylän 510 vastaanottava ARMIO2-signaali 516 on konfiguroitavissa ohjelmistolla, jolla voidaan määrittää vastaanotetun signaalin perusteella esimerkiksi keskeytys tai lähettää DMA (direct memory access)-pyyntö. TE-signaalin käyttö ei ole välttämätöntä, mutta edullisesti sitä hyödynnetään näytön liitännässä.

- Kuviossa 6 on esimerkki lukujakson ajoittamisesta keksinnön edullisen suoritusmuodon mukaisessa sovitinpiirissä. Muistiväylän FLASH.OE-signaalia 603 hidaste-

taan, jotta se vastaa näyttölaitteen ajoitusvaatimuksia. Tyypillisesti tämä tehdään ohjelmallisesti. Aluksi asetetaan jokin maksimilukumäärä lukusignaalien odotustiloille. Tämän jälkeen alustetaan alhaisin kellotaajuus FCLK (flash clock lowest) 601. D\_C-signaali 602 osoittaa, että kyseessä on datasignaali. D\_C-signaali 602 nousee aina ylös tilaan "1" ennen lukuoperaatiota. RD-lukusignaalin 604 tila muutetaan lukuoperaation osoittavaa FLASH.OE-signaalia 603 vastaavaksi. Kuviossa 6 näkyy selkeästi, kuinka FLASH.OE-signaalin 603 jakso toistuu RD-lukusignaalis-  
 5 604. Luettu näytön data kulkee dataväylällä D(7:0) 605. Yleensä signaalien ajoituksia toteutettaessa on huomioitava käytettyjen komponenttien ominaisuuksia, kuten  
 10 esimerkiksi porttien viiveet, alustusajat, tilojen muutos-/siirtoajat ja pulssien leveydet.

Edullisen suoritusmuodon mukainen sovitinpiiri voidaan asentaa piirilevyille prosessorin väylän jatkoksi. Prosessori osaa tuottaa käskyt näytön liityntärajapinnalle. Prosessorin käskyt ohjataan muistiväylää pitkin, sovitinpiirin kautta, oikeassa järjestyksessä, synkronoituina näyttölaitteen liityntärajapinnalle. Ennen synkronoitujen  
 15 signaalien saapumista näyttölaitteen liityntärajapintaan suoritetaan niille edullisesti vielä häiriösuojaus. Liityntärajapinnalle tulevaan väylään asennettavan sovitinpiirin logiikka vaihtelee käytettävän prosessorin mukaan. Sovitinpiiri sovittaa signaalit sähköisesti ja ajoittaa ne näytön liityntärajapintaa varten. Väylänä käytetään edullisesti synkronoimatonta muistiväylää. Keksinnön mukaisen sovitinpiirin avulla näyt-  
 20 tölaitetta ohjaavan prosessorin ja näyttölaitteen liityntärajapinnan välinen signa-  
 25 lointi toteutetaan prosessorin ja näyttölaitteen liityntärajapinnan välinen signa-  
 25 lointi toteutetaan prosessoriin kytketyn muistiväylän kautta, jolloin sovitinpiiri yh-  
 teensovittaa näyttölaitteen liityntärajapinnan ja muistiväylän sähköisesti toisiinsa.  
 Edullisesti sovitinpiirissä on portteja näyttölaitteen liityntärajapinnan ja muistiväylän välisten signaalien ajoituksen yhteensovittamiseksi, ja liityntärajapinnan ja muistiväylän yhdistämiseksi fyysiseksi, yhtenäiseksi väyläksi.

Yleisimmin käytetty näyttölaite on nestekidenäyttö. Näyttölaitteen tyyppi ei kuitenkaan rajoita keksinnön sovellettavuutta, vaan keksinnön mukaista järjestelyä voidaan käyttää muunkin tyyppisille näytöille, kuten esimerkiksi itsevalaiseviin näyt-  
 30 töihin (OLED, organic light emitting diode), jotka eivät edellytä taustavalon käyt-  
 töä. Myös vastaavien, älykkäiden liityntärajapintojen yhdistäminen näyttölaittee-  
 seen ja muistiväylän kautta prosessoriin voidaan toteuttaa keksinnön suojapiirin puitteissa.

**Patenttivaatimukset**

1. Laitteisto, jossa on näyttölaite (303) ja näyttölaitetta kontrolloiva prosessori (301), **tunnettu** siitä, että laitteistossa on
  - näyttölaitteeseen integroitu älykäs näyttölaitteen liityntärajapinta (302)
- 5 - prosessoriin (301) kytketty muistiväylä (304) prosessorin (301) ja näyttölaitteen liityntärajapinnan (302) välisen signaloinnin toteuttamiseksi, ja
  - sovitinpiiri (402) muistiväylän (401, 510) ja näyttölaitteen liityntärajapinnan (404, 540) välisten signaalien yhteensovittamiseksi.
- 10 2. Patenttivaatimuksen 1 mukainen laitteisto, **tunnettu** siitä, että näyttölaitteen älykäs liityntärajapinta on Nokia Oyj:n MeSSI (Medium Speed Screen Interface) (302).
3. Patenttivaatimuksen 1 mukainen laitteisto, **tunnettu** siitä, että prosessoriin (301) kytketty muistiväylä (304) on synkronoimaton muistiväylä.
- 15 4. Patenttivaatimuksen 1 mukainen laitteisto, **tunnettu** siitä, että laitteistossa on muistiväylä (304) signaloinnin toteuttamiseksi prosessorin (301) ja muistiyksikön (303) välillä, sekä prosessorin (301) ja näyttölaitteen liityntärajapinnan (302) välillä.
5. Patenttivaatimuksen 1 mukainen laitteisto, **tunnettu** siitä, että sovitinpiiri (402) sisältää välineet muistiväylän (401, 510) signaalien (511, 512, 513, 514, 515, 516) ajoittamiseksi näyttölaitteen edellyttämään järjestykseen.
- 20 6. Patenttivaatimusten 1 ja 5 mukainen laitteisto, **tunnettu** siitä, että sovitinpiirissä (402) on portteja (51, 54, 57, 58, 59, 61) muistiväylän (401, 510) ja liityntärajapinnan (404, 540) signaalien (603, 604) yhteensovittamiseksi.
7. Patenttivaatimuksen 1 mukainen laitteisto, **tunnettu** siitä, että laitteistossa on lisäksi häiriösuojauslohko (403, 530) sähköisten häiriöiden estämiseksi.
- 25 8. Menetelmä näyttölaitteen (303) liittämiseksi näyttölaitetta kontrolloivaan prosessoriin (301), **tunnettu** siitä, että
  - integroidaan näyttölaitteeseen (303) älykäs liityntärajapinta (302),
  - toteutetaan prosessorin (301) ja näyttölaitteen liityntärajapinnan (302) välinen signalointi prosessoriin (301) kytketyn muistiväylän (304) kautta, ja

- sovitetään muistiväylän (401, 510) ja näyttölaitteen liityntärajapinnan (404, 540) väliset signaalit yhteensopiviksi sovitinpiirin (402) avulla.

9. Patenttivaatimuksen 8 mukainen menetelmä, **tunnettu** siitä, että prosessoriin (301) kytketty muistiväylä (304) on järjestetty toimimaan sekä prosessorin (301) ja muistiyksikön (303) välisenä väylänä, että prosessorin (301) ja näyttölaitteen (303) välisenä väylänä.

10. Patenttivaatimuksen 8 mukainen menetelmä, **tunnettu** siitä, että sovitinpiirillä (402) ajoitetaan muistiväylän (401, 510) ja näyttölaitteen liityntärajapinnan (404, 540) väliset signaalit (603, 604) yhteensopiviksi.

10 11. Patenttivaatimuksen 8 mukainen menetelmä, **tunnettu** siitä, että muistiväylä (401) ja näyttölaitteen liityntärajapinta (404) yhdistetään liimalogiikalla toisiinsa niiden välisen kommunikoinnin aikaansaamiseksi.

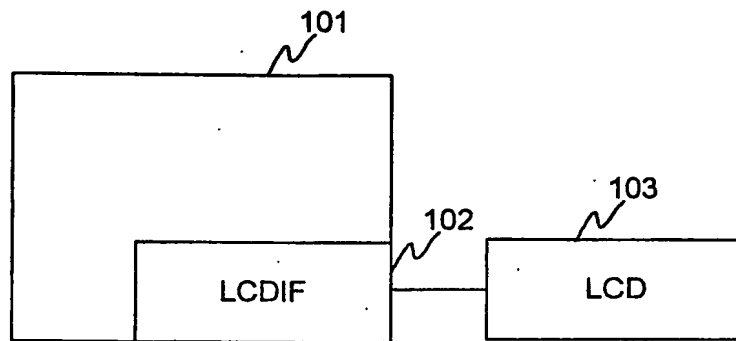
15 12. Sovitinpiiri näyttölaitetta ohjaavan prosessorin (301) ja näyttölaitteen (303) välisen signaloinnin toteuttamiseksi, **tunnettu** siitä, että prosessorin (301) ja näyttölaitteen liityntärajapinnan (302, 404, 540) välinen signaali toteutetaan prosessoriin (301) kytketyn muistiväylän (304, 401, 510) kautta, ja sovitinpiiri (402) yhteensovittaa näyttölaitteen liityntärajapinnan (404, 540) ja muistiväylän (401, 510) sähköisesti toisiinsa.

20 13. Patenttivaatimuksen 12 mukainen sovitinpiiri, **tunnettu** siitä, että sovitinpiirissä (402) on portteja (51, 54, 57, 58, 59, 61) näyttölaitteen liityntärajapinnan (404, 540) ja muistiväylän (401, 510) välisten signaalien (603, 604) ajoituksen yhteensovittamiseksi, ja liityntärajapinnan (404, 540) ja muistiväylän (401, 510) yhdistämiseksi fyysiseksi, yhtenäiseksi väyläksi.

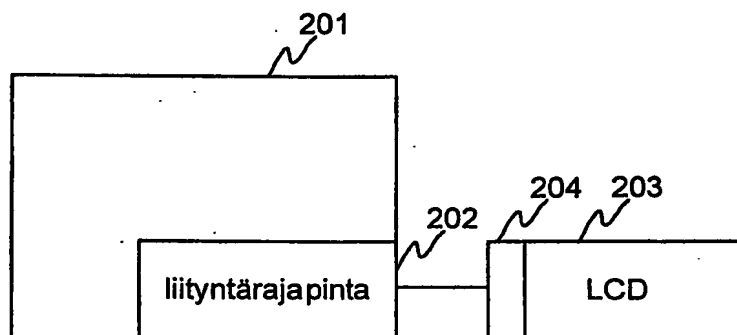
**(57) Tiivistelmä**

Keksintö koskee parannellun, älykkään näyttöajapinnan kytkemistä prosessoriin, joka ohjaa näyttölaitetta näyttöajapinnan kautta. Keksinnön mukaisessa laitteistossa on näyttölaite (303), näyttölaitteen älykäs liityntäajapinta (302) ja näyttölaitetta kontrolloiva prosessori (301). Lisäksi laitteistossa on prosessoriin kytketty muistiväylä (304) prosessorin (301) ja näyttölaitteen liityntäajapinnan (302) välisen signaloinnin toteuttamiseksi, ja sovitinpiiri (402) muistiväylän (401, 510) ja näyttölaitteen liityntäajapinnan (404, 540) välisten signaalien yhteensovittamiseksi.

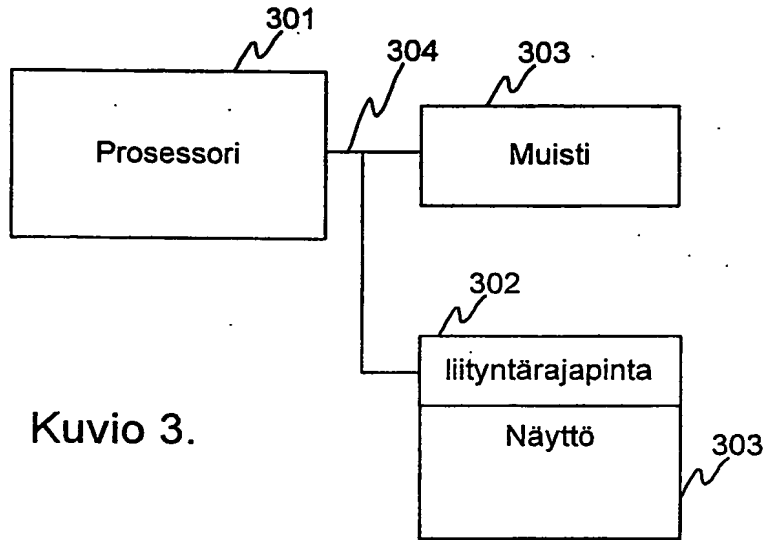
**Kuvio 3**



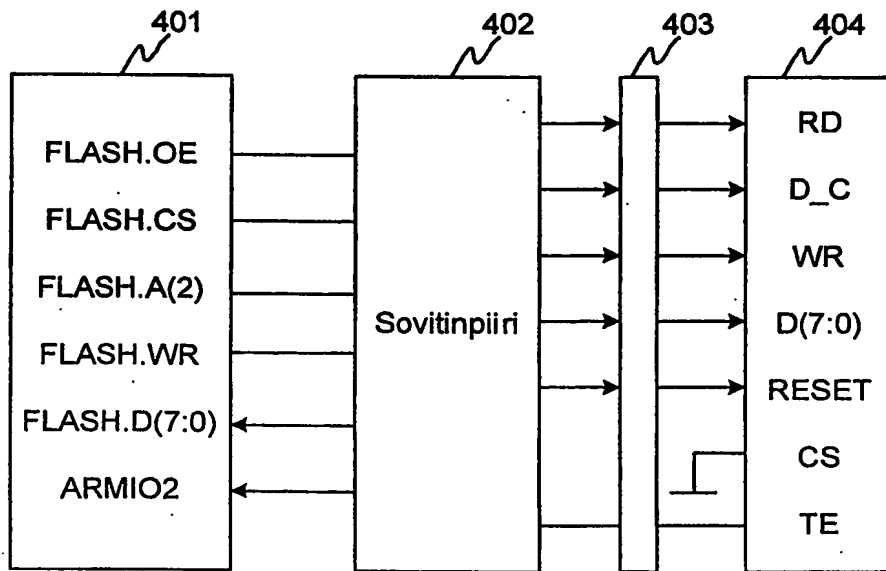
Kuvio 1. Prior Art



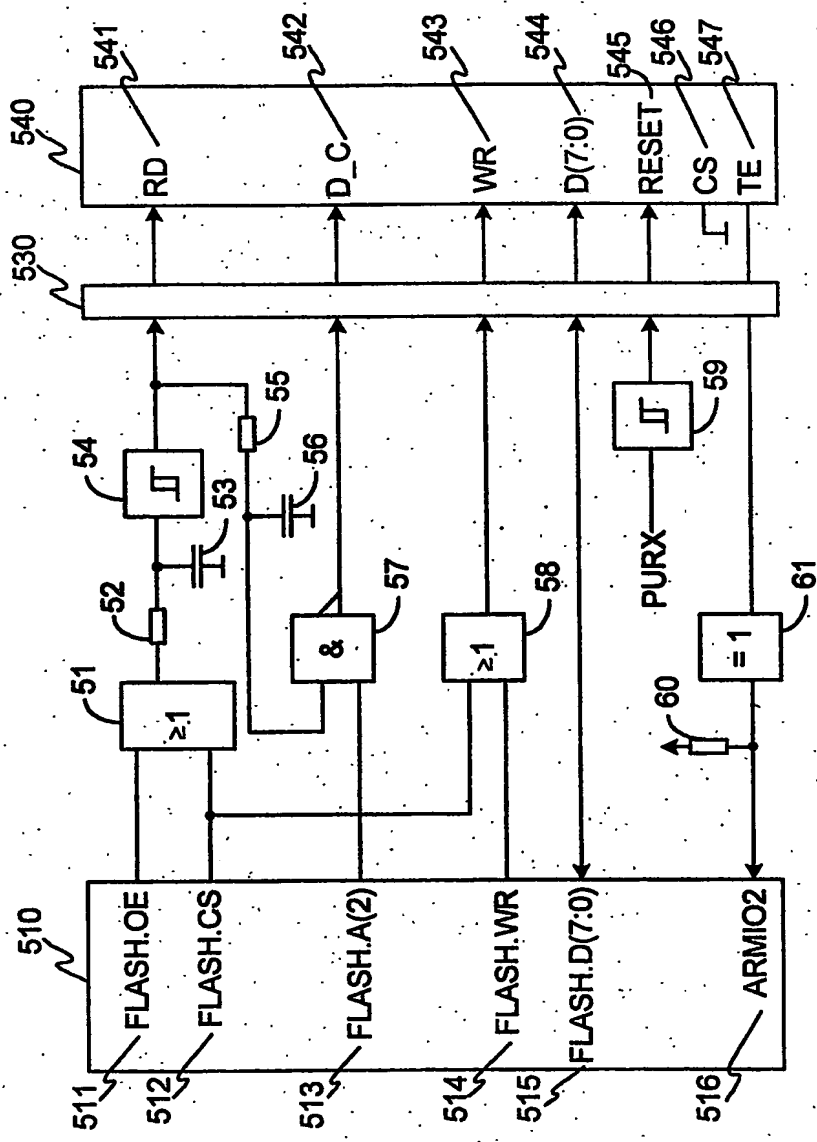
Kuvio 2. Prior Art



Kuvio 3.



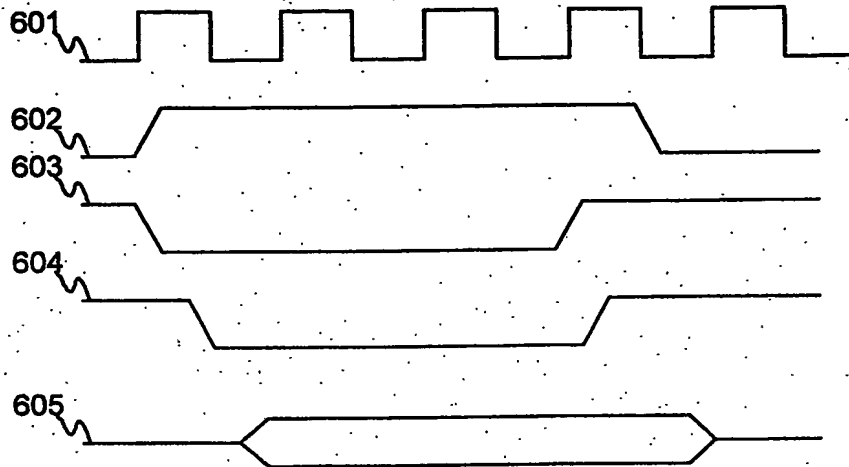
Kuvio 4.



Kuvio 5.

64

4



Kuvio 6.